

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadornastraße 14 St.Nr. 80006520219

PROF. ALFREDO CANTARELLA

CLASSE: 3°J anno scolastico: 2019/20

PROGRAMMA (effettivamente svolto) di: "SISTEMI E RETI"

Argomenti: (parte teorica)

- Conoscenza della classe ed introduzione al programma. Prime caratteristiche dei networking-device (switch e router) Cisco montati in armadi rack.
- Panoramica in dettaglio sugli argomenti del programma di "Sistemi e Reti" di 3°, 4° e 5° anno e relativa discussione in classe.
- Introduzione all'architettura dei calcolatori: schema logico HW/SW di un computer per stack di livelli, definizione di HW, SW e FIRMWARE e relative analogie/differenze ed esempi (linguaggio macchina per la CPU, BIOS per la motherboard, ecc.), significato di basso ed alto livello nella programmazione, livelli per HW, SW di sistema e SW applicativo.
- Livello di logica digitale e relativa strutturazione/composizione, IC/microchip, transistor, porte logiche and, nand, or, nor, not, xor, nxor. Definizione ed uso del linguaggio macchina, uso ed importanza del sistema operativo e relative funzioni principali (gestore dell'HW, macchina virtuale/gestore dell'esecuzione delle applicazioni), cenni storici alla programmazione in linguaggio macchina e a meno dei sistemi operativi, con le relative implicazioni in termini di uso di istruzioni per la gestione della RAM, della memoria secondaria, strutture dati ed HW, uso delle schede perforate e nastri magnetici. Definizione ed uso del linguaggio Assembly/Assembler e degli assembleri, input ed output usati e generati.
- Definizione ed uso dei compilatori ed interpreti, input ed output usati e generati, analogie e differenze: creazione del file eseguibile a partire dal file sorgente/traduzione delle istruzioni di programma una alla volta, rilevazione di errori di sintassi e mancata compilazione/superamento dell'errore e continuazione dell'esecuzione, velocità di esecuzione dei programmi compilati ed interpretati, esecuzione contemporanea di interpretazione ed esecuzione del programma.
- Uso di compilatori speciali ed analisi delle relative proprietà: generazione del codice macchina in linguaggio Assembly e successiva generazione del codice macchina binario mediante Assemblatore (C/C++), generazione di un codice intermedio tra il

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastraße 14 St.Nr. 80006520219

sorgente e l'eseguibile e relativa necessità di un interprete/macchina virtuale per l'esecuzione (bytecode per JAVA). Uso della shell, analisi/significato dei comandi interni ed esterni e relativi esempi per sistemi Unix e Windows, definizione ed uso del SW applicativo e relativa generazione a partire dal SW di sistema.

- Analisi in dettaglio del livello di logica digitale di un calcolatore elettronico, cenni al livello dei dispositivi (device level) e relative analogie/differenze: significato dei valori binari 0 ed 1 come segnali elettrici a tensione/potenziale basso ed alto, uso dei transistor e relative proprietà di interruttore/commutatore binario e comportamento come resistenza o conduttore, uso e delle porte logiche e dei circuiti integrati (IC) e relativa composizione. Analisi in dettaglio delle porte logiche NOT, AND, OR, NAND, NOR, XOR e NXOR e dei relativi input ed output, equivalenza tra i valori binari 0 ed 1 ed i valori di verità FALSE (F) e TRUE (1), rappresentazione grafica convenzionale ed analisi della tavola di verità per ognuna delle porte e relativi significati e funzioni. Analisi dei vantaggi dell'uso minimale del numero di transistor usati da un porta logica/circuito in termini di prestazioni, economici e di consumo di potenza.
- Introduzione all'algebra e alla logica booleana, algebra circuitale: logica a due valori di verità (0/F, 1/T), definizione ed uso delle formule proposizionali e delle funzioni booleane. Esempi di definizioni di semplici funzioni booleane/funzioni di verità partendo dalle operazioni eseguite dalle porte logiche fondamentali, definizione di letterale, funzioni ad uno, due o più variabili/parametri/argomenti booleani/letterali ed analisi del numero di possibili interpretazioni/assegnamenti di valori di verità. Uso dei possibili modi di definizione di una funzione booleana: modo analitico (tavole di verità corrispondenti) e modo logico/algebrico (usando una combinazione di operatori logici a partire dalla definizione), analisi delle relative analogie/differenze e vantaggi/svantaggi. Esempio di definizione della funzione booleana di maggioranza in entrambi i modi possibili e relativa analisi.
- Generazione semplice di tutte le possibili interpretazioni degli input di un funzione booleana (formula proposizionale) per righe (considerando le sequenze binarie crescenti dei singoli letterali) o per colonne (considerando la variazione dei valori di verità secondo potenze di due). Procedimento universale per la definizione di una funzione booleana in modo logico/algebrico come somma logica di prodotti logici (logica positiva o negativa): esempi relativi, analisi dei risultati ed implementazione dello schema grafico-logico del circuito digitale corrispondente. Introduzione alle equivalenze logiche (funzioni booleane/circuiti digitali): significato, ottimizzazione/semplificazione, principi di dualità ed applicazione delle leggi

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Sdtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum fr Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule fr den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule fr Industrie und Handel - Berufsbildende Oberschule fr Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastrae 14 St.Nr. 80006520219

- fondamentali.
- Uso della porta XOR a pi di due input e generazione della relativa regola per il calcolo dell'output. Correzione esercizi e disegno del diagramma circuitale (schema grafico-logico) di una funzione booleana in modo semplice tramite applicazione della regola universale.
 - Definizione di tautologia e contraddizione logica e relativi esempi. Uso, analisi e dimostrazione delle propriet/leggi fondamentali della logica booleana, usando le tavole di verit ed in maniera algebrica, ottenute per costruzione in modo duale sia nel caso della somma logica (AND) che nel prodotto logico (OR).
 - Uso, analisi e dimostrazione delle propriet/leggi fondamentali della logica booleana, usando le tavole di verit ed in maniera algebrica, ottenute per costruzione in modo duale sia nel caso della somma logica (AND) che nel prodotto logico (OR). Esercitazione sulla riduzione delle proposizioni logiche/circuiti digitali e relativa importanza/ motivazioni.
 - Esercitazione in classe sulla riduzione dei circuiti digitali/proposizioni logiche. Uso delle porte NAND ed NOR come porte complete e relativo significato.
 - Struttura generale di un circuito integrato e relativo significato dei pin (input/output delle porte logiche, tensione d'ingresso, GND) e relativa classificazione in base al numero di porte usate (SSI, MSI, LSI, VLSI). Regola di costruzione reale ed ottimale di IC tramite massimizzazione del rapporto tra numero di porte e numero di pin usati dal chip (crescita non lineare del numero di pin rispetto al numero di porte, possibilmente logaritmica). Esempi d'uso dei logaritmi in base 10 e 2 e relativo significato, esempi di crescite possibili al variare del numero di porte.
 - Definizione esatta della macchina di VON NEUMANN ,con relativo riscontro nei calcolatori moderni, ed analisi dei relativi componenti. Schema logico di una CPU ed analisi delle tre componenti fondamentali: CU, ALU, e REGISTERS, compiti/funzioni svolte da ogni componente, analisi del ciclo fetch-decode-execute in dettaglio, DATA-PATH.
 - Analisi in dettaglio della fase di "decode" nel ciclo fetch-decode-execute da parte della CU della CPU: definizione esatta e significato di "macroistruzione" e "microistruzione", cicli di clock, "linguaggio di macchina standard" (associato ai file binari eseguibili) e "linguaggio macchina" vero e proprio, memoria di controllo della CU e decodifica delle singole macroistruzioni in microistruzioni ad opera del firmware "microprogramma".
 - Schema logico della RAM: uso e struttura delle celle/locazioni e relativa dimensione, contenuto e relativi indirizzi/puntatori, calcolo del numero di locazioni a partire dalla

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastraße 14 St.Nr. 80006520219

dimensione complessiva della RAM e di ogni singola cella, SRAM e DRAM e relativa composizione e contesti d'uso, significato e definizione esatta di variabile di memoria e relativo indirizzo/puntatore, organizzazione della RAM da parte di una CPU nella due modalità possibili (LITTLE- ENDIAN e BIG-ENDIAN) e relativi esempi su processori reali.

- Introduzione all'organizzazione fisica della RAM: chip e banchi di ram (SIMM e DIMM), pin usati dai singoli chip e dal banco, analogie/differenze tra l'organizzazione (in termini numerici) dei pin di un registro di CPU e quella di una RAM o di una CPU (crescita ottimale o meno del numero di pin rispetto al numero di porte logiche) e relativi esempi reali, flip-flop come memoria da 1 bit.
- Struttura del bus di sistema e relativo arbitraggio: architetture di Von Neumann monobus (device master e slave) e multibus (prevenzione delle collisioni), ruolo/funzioni del chipset della motherboard (north-bridge, south-bridge) e relativi bus collegati (FSB, memory-bus, PCIe bus, USB bus, HDMI bus, ecc ...) e schema grafico, collegamento diretto del memory-bus con la CPU delle architetture odierne. Classificazione dei pin del bus di sistema, CPU, RAM ed interfacce di I/O in base alla loro funzione: pin di indirizzamento, dati, controllo e relativo funzionamento in I/O, comunicazione su pin corrispondenti, significato e funzionamento di processori ed, in genere, architetture a n-bit ed implicazioni sulle prestazioni globali.
- Organizzazione della RAM in più banchi installati attraverso gli appositi slot sulla motherboard: uso e significato del rank e pin corrispondenti usati su ogni banco per la selezione della singola locazione del chip di RAM coinvolto nelle operazioni di R/W usando la sequenza #rank e #banco,(per la selezione del singolo chip di RAM), #locazione, memorizzazione delle informazioni in parallelo e non in serie su tutti i banchi coinvolti, cenni al multi-channel ed al relativo funzionamento. Uso dei registri ad n-bit ed accesso ai relativi sotto-registri/sotto-componenti (n/2, n4, ecc...) in un architettura ad n-bit, definizione ed uso delle relative word di memoria al variare della dimensione dell'architettura.
- Uso e significato della memoria cache in generale (cache di CPU, buffer cache di un O.S., cache di un browser, ecc) per l'accelerazione delle operazioni di lettura (R) ed uso della CPU-cache in particolare come RAM STATICA: struttura logica e analogie/differenze con la RAM dinamica dei banchi, accesso in R/W alle singole locazioni di cache tramite algoritmi avanzati per il refresh continuo, dimensionamento della cache e corrispondenza tra celle di cache e celle dei banchi di RAM, hit e miss.
- Architettura multicore delle CPU moderne: significato e vantaggi in termini di

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Sdtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum fr Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule fr den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule fr Industrie und Handel - Berufsbildende Oberschule fr Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastrae 14 St.Nr. 80006520219

multiprocessing e conseguente aumento delle prestazioni globali, relazioni con la frequenza di refresh del clock di CPU ed overclocking, limiti fisici di Tx dei segnali e conseguente limite di clock-refresh ed aumento dissipazione di calore prodotto, schema logico di un' architettura multicore. Classificazione della CPU-cache in cache-DATI e cache-ISTRUZIONI, cache L1, L2, L3, propriet di ognuna e relativo uso/significato in relazione ai singoli CORE di CPU ed alla sequenza di accesso (L1->L2->L3->RAM) per le operazioni di lettura (R) e conseguenti operazioni in scrittura (W) per il refresh continuo ad opera degli algoritmi avanzati a basso livello.

- Esempio reale di cache usata da un processore moderno (INTEL I7 3770k): cache L1 dati ed istruzioni usata da ogni core , cache L2 mista usata da ogni core, cache L3 usata in condivisione da tutti i 4 core fisici per la relativa inter-comunicazione, uso e significato del multithreading di CPU (configurabile da BIOS) per la generazione dei relativi core logici usati dall'OS. Definizione di macchina di *Arvard* ed analogie/differenze con la macchina di Von Neumann, vantaggi e svantaggi, usi nei campi reali e mini-implementazione nella cache L1 delle CPU nelle architetture di Von-Neumann.
- Significato ed analogie/differenze tra RAM statica (SRAM) e RAM dinamica (DRAM): uso dei flip-flop e dei condensatori, necessit del refresh continuo ad intervalli regolari dei condensatori, velocit di esecuzione, spazio fisico (cm²) occorrente, costi di produzione e relativi ambiti d'uso (cache di CPU, banchi di RAM, ecc...).
- Introduzione ai processori CISC e RISC, processori ARM: definizione ed ambiti d'uso (pc fissi e portatili, smartphone e tablet), dibattito (da anni '90) sulle due filosofie di progettazione dell'architettura e relative prestazioni, processori misti usati nell'odierno. Caratterizzazione e propriet in dettaglio delle CPU CISC e RISC, vantaggi e svantaggi a confronto: architetture microprogrammate e non, ciclo fetch-decode-execute e fetch-execute, complessit di progettazione dell'HW e dei traduttori (compilatori ed interpreti), rapporto delle quantit di memoria permanente e centrale necessarie per il contenimento delle macroistruzioni e microistruzioni, uso dei registri e prestazioni, processori CISC misti (moderni) a confronto con i CISC puri, caratteristiche del dibattito CISC-RISC degli anni '90 a confronto col periodo odierno.
- Introduzione alla parte teorica di Reti di Calcolatori: definizione, reti centralizzate e distribuite a confronto e relative propriet. Uso ed analisi delle componenti di una rete: parte HW (mezzi trasmissivi wired e wireless, segnali in Tx/Rx, stazioni/host e network-device come switch, router, firewall, AP, bridge), parte SW (protocolli di

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastraße 14 St.Nr. 80006520219

rete e relativi esempi [http/https, ftp, IP, TCP, UDP, ICMP, ARP, ecc]) e relativa implementazione sui calcolatori autonomi e network-device.

- Organizzazione logica dei protocolli di rete: uso e significato dei documenti ufficiali RFC e relativa identificazione ed esempi, strutturazione per livelli adiacenti, uso dei modelli di riferimento standard internazionali ISO/OSI, TCP/IP ed ibrido e relativo stack logico usato, uso e nomenclatura dei vari livelli.
- Stack dei protocolli di rete TCP/IP, ISO/OSI ed ibrido a confronto: analogie/differenze tra i vari livelli, differenze tra modello di rete (ISO/OSI) ed architettura di rete (TCP/IP), use significato di standard de-jure e standard de-facto nella realtà odierna. Significato specifico di protocolli adiacenti: fornitura dei servizi offerti al livello immediatamente superiore ed uso di quelli offerti dal livello immediatamente inferiore, esempi con lo stack TCP/IP ed ISO/OSI.
- Motivazioni dell'organizzazione per livelli adiacenti di uno stack di protocolli: significato e semplificazione del processo di troubleshooting (individuazione, isolamento, analisi e correzione degli errori in rete).
- Uso e significato ed implementazione delle primitive (di rete) nella fornitura dei servizi (di rete) secondo uno stack di protocolli (stack ISO/OSI e TCP/IP).
- Introduzione alla configurazione del primo sistema di reti: definizione ed uso dei protocolli di rete, definizione generale e specifica di host in rete, uso ed importanza del protocollo IP (IPv4 ed IPv6) in ambito networking, uso, significato generale di un rete IP come famiglia di indirizzi simili (una città), struttura generale e configurazione degli indirizzi IPv4 tramite O.S. su una NIC (notazione decimale/binaria puntata, ottetti leciti e non, uso e significato generale della netmask per la definizione della parte fissa e variabile degli ip address all'interno di una rete IP) e relative analogie con gli indirizzi delle abitazioni. Uso e significato generico e specifico di end-device, client e server (HW e SW), switch e relativo uso in ambito networking.
- Indirizzi IPv4 e relativo address-range: uso, significato e regole/convenzioni di calcolo dell'indirizzo ip di rete, del broadcast ip address, del range degli indirizzi ip leciti/assegnabili ai singoli host sulle NIC (unicast ip-address) e relativi esempi con le netmask standard /8, /16, /24.
- PCTO (ragazzi di quinta): Panoramica sulle varie topologie fisiche.
- Uso e significato del routing tramite protocollo IP (IP4 ed IPv6) ed analisi delle regole di routing fondamentali: comunicazione degli host all'interno di una stessa rete

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadornastraße 14 St.Nr. 80006520219

IP senza passare per un router/switch L3, comunicazione tra host di reti IP diverse con passaggio obbligato per un router/switch L3, necessità della stessa netmask per host della stessa rete IP. Uso e significato della netmask per la specifica indiretta della dimensione di una rete IP.

- Struttura in dettaglio di un ip address: uso, significato ed analisi dei valori NET-ID ed HOST-ID in accoppiamento con una determinata netmask e relativi esempi specifici, uso dello stesso NET-ID (o dello stesso ip address di rete) come condizione necessaria e sufficiente per l'appartenenza alla stessa rete IP.

Inizio DIDATTICA A DISTANZA (DaD)

- Utilizzo di router per la trasmissione di pacchetti fra reti IP diverse: definizione esatta di router come host e configurazione degli IP-address associati alle NIC, IP overlapping, definizione, significato ed uso del default-gateway per gli end-device e relativa specifica tramite IP address secondo le regole fondamentali di routing, host locali e remoti per una determinata rete IP.
- Analisi dei metodi possibili per la specifica del Default-Gateway (D.G.) per un end-device all'interno di una rete IP e relativi vantaggi/svantaggi: uso dell'indirizzo IP del D.G. locale rispetto all'end-device, uso di un indirizzo IP del D.G. non locale rispetto all'end device ed uso di un qualunque indirizzo IP raggiungibile dal D.G. e remoto rispetto all'end-device.
- Introduzione all'incapsulamento del codice/informazione di rete: definizione ed uso delle primitive (di rete) ed implementazione dei servizi per livelli adiacenti in uno stack di protocolli usando le primitive, nomenclatura standard usata per i pacchetti ad ogni livello (segnale, frame, pacchetto IP, segmento TCP e UDP (datagram), dato/messaggio). Struttura e nomenclatura delle PDU ai vari livelli dello stack ISO/OSI e/o TCP/IP, uso e significato di PCI/header e SDU/contenuto/payload del singolo pacchetto.
- Incapsulamento/decapsulamento dell'informazione attraverso i vari livelli dello stack ISO/OSI // TCP/IP tra host sorgente e destinazione: dati intrinseci (parte DATA) e dati di controllo (HEADER) relativi ad uno o più protocolli usati per ogni livello, nomi specifici usati ad ogni livello dello stack (dato, segmento, pacchetti IP, frame), trasmissione dei singoli bit attraverso le strutture della rete e relativo processo inverso mediante lettura degli HEADER di protocollo e decapsulamento dei singoli pacchetti per ogni livello interessato.
- Analogie/differenze tra segmentazione e desegmentazione UDP e TCP: analisi della

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastraße 14 St.Nr. 80006520219

ripetizione o meno dell'header di livello applicativo in ogni segmento nell'host sorgente e del passaggio di ogni singolo segmento a livello applicativo nell'host destinazione.

Argomenti: *(parte di laboratorio)*

- Breve richiamo all'uso dei codici di rappresentazione dei caratteri per il trattamento dell'informazione non numerica al calcolatore (esempio tramite codice ASCII) ed analisi della compilazione di un programma in C/C++: uso della shell Linux per il richiamo del compilatore C/C++ coi relativi parametri per la generazione di codice Assembly (compilazione stretta) a partire dal codice sorgente C/C++, confronto tra istruzioni C/C++ (alto livello) ed istruzioni Assembly (basso livello, codice macchina simbolico) in termini di complessità di scrittura del codice, generazione del codice binario eseguibile a partire dal codice sorgente C/C++ o direttamente dal codice Assembly, sia per la CPU del sistema corrente che per altre CPU, generazione di codice Assembly per architetture 8086 a 16 bit o superiori.
- Introduzione all'uso dei networking-device/apparati di rete Cisco e del simulatore Cisco-Packet-Tracer: analisi delle porte di uno switch e di un router e relativa differenza, visione di alcuni modelli reali di switch e router Cisco (presenti sul mercato), analisi in dettaglio del processo di bootstrap di uno switch/router Cisco nella varie fasi (POST ed OS LOADING) e relative analogie con il processo di boot degli end-device, (uso e posizione di BIOS, boot-loader, uso e contenuto della ROM, OS minimali per system-recovery e configurazioni di default, uso della NVRAM e della flash-memory), analisi generale delle potenzialità del SW Packet-tracer e dei componenti di networking reali (switch, router, cavi, ecc...), analisi del workspace e delle principali utility.
- Uso del simulatore C.P.T.: registrazione al sito www.netacad.com (Cisco), esecuzione del SW con accesso GUEST (limitato) ed USER (piene funzionalità), download delle varie versioni ed accesso a corsi in diversi ambiti (programmazione, sistemi operativi, networking, IoT, ecc...). Primi usi dei networking device (switch e router) e relativa configurazione tramite interfaccia grafica del simulatore e CLI, uso del cavo console e dei relativi adattatori USB-RS232 (rollover) per la configurazione iniziale in locale attraverso il collegamento tra la porta USB del PC e la porta console dell'APPARATO DI RETE.

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO- via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastraße 14 St.Nr. 80006520219

- Primo approccio alla configurazione dei Cisco networking-device tramite CLI (shell) del Cisco IOS: uso dei comandi attraverso i diversi execution-level (user, enable/root/superuser/amministrazione semplice, global-config e specific-config), prompt caratterizzanti e potenzialità offerte da ogni livello in termini di accesso in R/W alla configurazione globale e specifica dei device, uso dell'operatore "?" per l'HELP-contest relativo alla sintassi dei comandi e dei loro argomenti, uso dell'auto-completamento dei comandi tramite tasto "tab", degli short-command e relativi vantaggi. Uso e significato dei file running-config e startup-config, dei comandi specifici "show version", "show process", "show running-config", "show startup-config", "show flash:", "dir flash:", "dir nvram:", "hostname" attraverso i corrispondenti execution-level, salvataggio della configurazione usando i comandi "copy" e "write" coi relativi parametri.
- Messa in sicurezza(protezione) fisica: uso di aule ad accesso riservato e climatizzate per ovviare al calore prodotto ed al rischio incendi, uso di armadi rack opportuni protetti con chiave. Messa in sicurezza logica dei networking device Cisco: configurazione delle password di livello user su interfacce CONSOLE ed AUX (line console/aux) e di livello root tramite i relativi comandi (password, login, enable password/secret), protezione delle password in chiaro tramite attivazione del servizio opportuno (service password encryption), impostazione del timeout di inattività continua (check-timeout) agendo sulle interfacce console console/aux. Uso del prefisso "do" per l'esecuzione di comandi previsti ad un execution-level più esterno rispetto a quello corrente, salvataggio della configurazione e riavvio del device.
- Messa in sicurezza logica dei networking device Cisco: impostazione e configurazione dei banner di avvio come deterrenti ("banner motd"), lunghezza minima delle password ("security password min-length") e relativa protezione dagli attacchi a forza bruta <brute-force-attack> tramite comando "login block for" per il blocco temporaneo dell'utente corrente dopo n-tentativi continuativi errati di accesso, salvataggio di copie di backup di configurazioni diverse su sulla flash-memory e relativo ripristino on-the-fly sulla RAM tramite comando "copy running-config flash:" e "copy flash: running-config". Uso del prefisso "no" per l'annullamento di un qualsiasi comando di configurazione.
- Creazione, mediante C.P.T., di un sistema di reti composto da tre host (end device, due client ed un server) ed uno switch Cisco Catalyst 2960 e relativa configurazione degli indirizzi IPv4 su una rete IP /24.

Repubblica Italiana Provincia Autonoma di Bolzano - Alto Adige		Republik Italien Autonome Provinz Bozen - Südtirol
Istituto d'Istruzione Secondaria Superiore per le scienze, le tecnologie e i servizi		
"GALILEO GALILEI"		
Oberschulzentrum für Wissenschaften, Technologie und Dienstleistungen		
ISTITUTO TECNICO TECNOLOGICO - LICEO SCIENTIFICO-SCIENZE APPLICATE		
ISTITUTO PROFESSIONALE PER L'INDUSTRIA E L'ARTIGIANATO - ISTITUTO PROFESSIONALE ODONTOTECNICO		
Fachoberschule für den Technologischen Bereich - Realgymnasium mit Schwerpunkt angewandte Naturwissenschaften		
Berufsbildende Oberschule für Industrie und Handel - Berufsbildende Oberschule für Zahntechniker		
39100 BOLZANO - via Cadorna 14 Cod. Fisc. 80006520219		39100 Bozen - Cadomastraße 14 St.Nr. 80006520219

- Configurazione, tramite C.P.T., degli ip-address unicast sui singoli host usando le varie modalità offerte dal simulatore (uso dell'interfaccia grafica user-friendly specifica di C.P.T ed uso del comando reale di shell "ipconfig/ifconfig" su sistemi Windows/Linux), test di connettività L3 tra gli host del sistema di reti tramite uso del comando "ping" e relativo significato sulla base dello stack TCP/IP.
- Uso in dettaglio dei "ipconfig" ed "ifconfig" per la lettura e la configurazione dei parametri di configurazione di una NIC. Test di connettività L3 tra gli host di un sistema di reti in C.P.T tramite uso del comando "ping" e relativo significato sulla base dello stack TCP/IP: analisi del valore RTT e relativa discussione del protocollo ICMP e dei pacchetti specifici "ICMP echo request" e "ICMP echo reply/response".

Inizio DIDATTICA A DISTANZA (DaD)

- Esercitazione sull'indirizzamento IP di base: implementazione, mediante C.P.T., di diversi sistemi di reti composti da due switch e degli end-device rispettivamente collegati, nell'ambito dell'ambito della stessa RETE IP (senza router) e di due RETI IP diverse (con router), usando le regole fondamentali di routing, configurazione, tramite interfaccia del simulatore e tramite CLI, degli indirizzi IP degli host del sistema di reti e test di connettività L3 tra i vari host, all'interno della stessa RETE IP e NON, importanza dei router nel passaggio dei pacchetti IP tra RETI IP diverse.
- Analisi in real-time, in C.P.T, della trasmissione dei pacchetti IP (L3) da sorgente a destinazione e del loro passaggio tra reti IP attraverso le varie NIC e test di connettività L3 tra host appartenenti alle diverse reti IP.

LUOGO E DATA

Bolzano, 12/06/2020

FIRMA

ALFREDO CANTARELLA

