

# **PROGRAMMA FINALE**

## **SISTEMI E RETI**

**Classe 3 F**

**Prof. Giuliano Latina**

**A.S. 2022/2023**

### **TEORIA**

#### **Modulo 1 – CODIFICA DELL'INFORMAZIONE**

- Concetti di codice, bit e byte; fattori di moltiplicazione; sistemi di numerazione; conversione decimale-binario e viceversa; conversione esadecimale-binario e viceversa; addizione tra numeri binari; numeri binari in complemento a 2; numeri binari con parte frazionaria; esercizi.
- Rappresentazione binaria di numeri non interi: notazione in virgola fissa ed in virgola mobile; concetti di overflow e underflow; rappresentazione di simboli alfanumerici: codici ASCII e Unicode.
- Rappresentazione dell'informazione multimediale: pixel, risoluzione e profondità di un'immagine; tecniche RGB e CYMK; frequenza ed ampiezza di un segnale audio; campionamento e quantizzazione; codifiche di compressione senza perdita e con perdita.
- Tecniche di rilevazione degli errori: distanza di Hamming, bit di parità e checksum; cenni sugli algoritmi CRC, sugli algoritmi hash e sul check digit.

#### **Modulo 2 – HARDWARE E SOFTWARE DI UN COMPUTER**

- Generalità sui componenti fondamentali di un computer (CPU, RAM, unità di ingresso/uscita e GPU; bus dati, indirizzi e controlli); principali componenti di una scheda madre (socket, slot di memoria e chipset; connettori esterni di rete, PS/2, USB, audio, VGA, DVI, display port e HDMI).
- Firmware BIOS e UEFI; funzioni fondamentali del sistema operativo; interfacce a linea di comando e grafica; concetti di kernel e software open source; vantaggi e svantaggi dei sistemi operativi Windows e Linux; cenni sui tipi di file system; software per la virtualizzazione dell'hardware.

#### **Modulo 3 – PROCESSORE, MEMORIE E DISPOSITIVI DI INGRESSO/USCITA**

- Generalità sui processori multi-core; architettura interna di un processore (ALU, FPU, registri, CU, memoria cache, interfaccia di ingresso/uscita); ciclo e frequenza di clock; processori RISC e CISC.
- Fasi di esecuzione di un'istruzione; confronto tra processori privi di tecnologia pipeline e processori dotati di pipeline; casi di stallo della pipeline e soluzioni per la risoluzione dei problemi; concetto di thread e tecnologia Hyper-Threading.
- Organizzazione della memoria cache in tre livelli.
- Memoria RAM: struttura della cella; SRAM, DRAM e SDRAM; memorie DDR e QDR; concetti di transfer rate, capacità e tempo di accesso; memorie di tipo ECC.
- Memoria permanente: struttura fisica di un hard disk drive e di un SSD; confronto tra le tecnologie HDD ed SSD; cenni sulle tecnologie SATA e SAS per la connessione di HDD/SSD alla scheda madre; tecnologia RAID con modalità RAID 0, RAID 1 e RAID 10.
- Bus di ingresso/uscita interni ed esterni: cenni su PCI Express; USB 2.0 e 3.0.
- Caratteristiche di una scheda video; principali connettori esterni per l'uscita di segnali video; cenni sull'interfaccia Thunderbolt; caratteristiche dei monitor; principali porte audio; configurazioni mono, stereo, 2.1, 5.1 e 7.1 per gli altoparlanti.
- Tre esempi sugli aspetti dimensionali e prestazionali dei computer.

#### **Modulo 4 – FUNZIONAMENTO DEI REGISTRI ED ISTRUZIONI IN LINGUAGGIO ASSEMBLY**

- Richiami sull'architettura di Von Neumann; operazioni di fetch, load e store; registri MAR ed MDR; registri e componenti interni alla CPU (accumulatore, Instruction register e Program counter; decoder; Index register e Stack pointer).
- Concetto di codice operativo; principali istruzioni di un microprocessore semplificato (NOP e HLT; ADD, SUB, MUL e DIV; MOV, SET, INC e DEC; LOD e STO; JMP, PSH e POP; CAL e RET).
- Concetti di salto incondizionato e salto condizionato; concetto di vettore (array); differenza tra indirizzamento diretto ed indirizzamento indiretto.
- Concetto di pila (stack) e modalità LIFO; operazioni di inserimento (push) ed estrazione (pop); concetto di sottoprogramma (routine).
- Esempi di programmi in linguaggio Assembly (prodotto di due numeri; salto condizionato; push e pop), con valutazioni sul funzionamento dei registri durante l'esecuzione dei programmi.

#### **Modulo 5 – INTRODUZIONE ALLE RETI DI COMPUTER**

- Richiami sulle reti LAN, WAN e WLAN; cenni sull'infrastruttura di comunicazione della rete Internet; cenni sulle tecnologie Ethernet e Wi-Fi; concetti di switch, router, indirizzo IP e pacchetto; tecnologia a commutazione di pacchetto.
- Concetto di protocollo; confronto tra il modello ISO/OSI e l'architettura TCP/IP; comunicazioni tra livelli adiacenti nello stesso sistema e tra livelli paritari in sistemi diversi; concetti di PDU, header e payload; tecnica di incapsulamento.
- Richiami sul modello client/server e sui concetti di WWW, URL e DNS.

#### **Modulo 6 – LIVELLO FISICO E MEZZI TRASMISSIVI**

- Reti PAN e MAN; concetti di rumore, attenuazione, distorsione ed interferenza; concetti di frequenza e banda; collegamenti simplex, half-duplex e full-duplex; codifiche NRZ e Manchester.
- Struttura fisica della fibra ottica; fibra monomodale e multimodale; bande VHF e UHF delle onde radio; confronto tra le modulazioni ASK, OOK, FSK e PSK; cavi in rame UTP ed STP; concetto di diafonia; categorie qualitative dei cavi per gli standard Ethernet.
- Cablaggio strutturato: concetto di dorsale; cablaggio verticale e orizzontale.
- Topologie fisiche delle reti LAN e WAN: bus, anello, stella, albero e maglia.

#### **Modulo 7 – LIVELLO DI COLLEGAMENTO DATI E RETI LAN**

- Concetti di trama e framing; tecniche di delimitazione character stuffing, esclusione di carattere e bit stuffing.
- Controllo di flusso e controllo di errore; standard IEEE 802.3; sottolivelli MAC ed LLC.
- Metodo di accesso CSMA/CD; cenni sul metodo CSMA/CA per reti wireless.
- Formato del frame Ethernet; concetto di indirizzo MAC; indirizzi unicast, multicast e broadcast.
- Schema di una rete LAN; principali caratteristiche di uno switch; tabella MAC e tecnica di flooding.

#### **Modulo 8 – LIVELLO DI RETE E PROTOCOLLO IPv4**

- Formato di un indirizzo IPv4 e maschera di rete; indirizzamento classful e standard CIDR; indirizzo di rete ed indirizzo broadcast; indirizzi privati; indirizzi localhost, multicast e riservati; esempi.
- Campi presenti nell'intestazione del pacchetto IPv4.

## Modulo 9 – EDUCAZIONE CIVICA

- Documento del Senato della Repubblica relativo all'indagine sull'impatto del digitale sugli studenti.
- Filter bubble e selezione automatica dei contenuti: fake news, principi di funzionamento, vantaggi e svantaggi, strategie di evasione.

### LABORATORIO

- Esposizione dei principali componenti presenti su una *scheda madre*.
- Esposizione della struttura fisica di un *hard disk drive*.
- Tre simulazioni di *proposte per l'acquisto di un computer specifico* (valutazione sulle caratteristiche dei principali componenti; stima del costo), rivolte a clienti di differente tipologia, elaborate tramite il supporto di Internet.
- Due programmi in linguaggio Assembly sulla somma di due numeri e successiva sottrazione tra tre numeri, con valutazioni sul *funzionamento dei registri tramite il simulatore di CPU LMC*.
- Due programmi in linguaggio Assembly sulla somma di due numeri e sul massimo tra due numeri, con valutazioni sul *funzionamento dei registri tramite il simulatore di CPU RISC*.
- Programma in linguaggio Assembly sulla somma di due numeri, con *valutazioni sul funzionamento dei registri tramite il simulatore di CPU AQA*.
- Valutazioni sul numero di porte e sul bit rate di uno *switch* con standard 10BASE-T (Ethernet) / 100BASE-TX (Fast Ethernet).
- *Programma in Linguaggio C* sulla tecnica byte stuffing per la delimitazione delle trame.
- *Programma in Linguaggio C* sulla tecnica bit stuffing per la delimitazione delle trame.

**Libri di testo:** “Corso di sistemi e reti - Vol. 1”, *Meini, Formichi, Sartor, Parodi*, Tecnologia Zanichelli  
“Corso di sistemi e reti - Vol. 1”, *Ollari*, Tecnologia Zanichelli

Bolzano, 9/6/2023

**Firma docente** Giuliano Latina